

(19)日本国特許庁 (J P)

## (12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-288381

(43)公開日 平成8年(1996)11月1日

(51)Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/762			H 0 1 L 21/76	D
G 0 1 P 9/04			G 0 1 P 9/04	
H 0 1 L 21/3065			H 0 1 L 21/316	X
21/316			29/84	A
21/764		9402-2F	G 0 1 C 19/56	
審査請求 未請求 請求項の数 2 O L (全 7 頁) 最終頁に続く				

(21)出願番号 特願平7-93546

(22)出願日 平成7年(1995)4月19日

(71)出願人 000003997

日産自動車株式会社

神奈川県横浜市神奈川区宝町2番地

(72)発明者 中島 靖志

神奈川県横浜市神奈川区宝町2番地 日産

自動車株式会社内

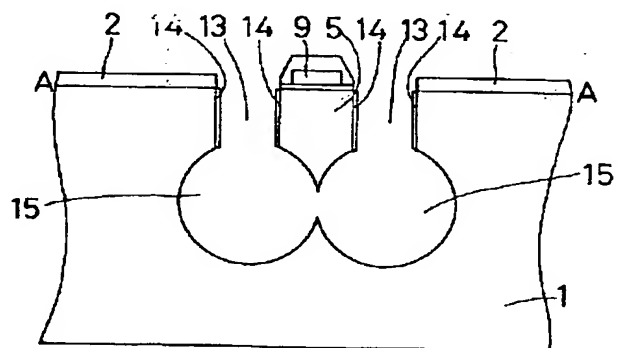
(74)代理人 弁理士 三好 秀和 (外8名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 本発明は、微細化に適した分離構造を簡略化された工程でかつ条件管理が容易なエッチングにより製造することを目的とする。

【構成】 少なくともHBr、NF<sub>3</sub>及びO<sub>2</sub>の混合ガスを用いマスク開口部からエッチング部側壁にSiO<sub>2</sub>膜14を形成しつつSi基板1をエッチングしてトレンチ13を形成する工程と、NF<sub>3</sub>ガス又はこれにHeもしくはArを添加した混合ガスの何れかを用い、高周波電力印加により非平衡グロー放電が生じる範囲の圧力に保ってトレンチ13底部からSi基板1を等方的にエッチングし、所定領域5の下部をSi基板領域から空間分離する工程とを有することを特徴とする。



1

## 【特許請求の範囲】

【請求項1】 シリコン基板の主面上に、当該シリコン基板の所定領域の周囲部に対応した部分に開口部が開けられたエッチングマスクを形成する工程と、少なくとも水素化臭素、三弗化窒素及び酸素の混合ガスを用いたリアクティブイオンエッチングにより前記開口部からエッチング部側壁にシリコン酸化膜を形成しつつ前記シリコン基板をエッチングしてトレンチを形成する工程と、三弗化窒素ガス又は三弗化窒素にヘリウムもしくはアルゴンを添加した混合ガスの何れかを用い、高周波電力印加により非平衡グロー放電が生じる範囲の圧力に保って前記トレンチ底部から前記シリコン基板を等方的にエッチングし、前記所定領域の下部を前記シリコン基板領域から空間分離する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 前記所定領域は素子領域であり、前記トレンチ及び該トレンチに連通する前記空間分離領域に絶縁物を埋め込んで前記素子領域を前記シリコン基板領域から絶縁分離することを特徴とする請求項1記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法に関し、特に半導体基板内に絶縁分離構造や表面マイクロマシーニングにおける三次元的分離構造の形成方法に関するものである。

## 【0002】

【従来の技術】 半導体装置における絶縁分離構造としては、シリコン・オン・インシュレータ（SOI）と呼ばれる絶縁体により半導体素子を分離した構造がその高性能化のために用いられるようになってきている。また上記の電気的分離の他に、表面マイクロマシーニングと呼ばれる機械的分離構造の形式が半導体を用いた各種センサの実現のために使用され始めている。

【0003】 上記のSOI構造では、半導体基体（多くの場合は単結晶シリコンを用いている）上に絶縁膜が形成され、その上に単結晶シリコン（多結晶の場合もある）が形成された構造のウェハ（SOIウェハ）を用いて素子を形成することが多いが、近時このようなSOIウェハを用いずに行なう次のような方法が開発されている。これを図を用いて説明する。

【0004】 まずその第1の方法は、図12に示すように、（100）面を主面としたシリコンウェハ100の主面にトレンチ101を形成したのち（同図（a））、トレンチ101内をKOHやヒドラジンもしくは抱水ヒドラジン等の異方性エッチング液を用いて菱形102に拡張し（同図（b））、この菱形102の内部に酸化膜103を形成することにより、表面部に三角形の断面を有する島104を絶縁分離して形成し（同図（c））、この島104内に素子を形成するものである。

2

【0005】 第2の方法は、図13に示すように、半導体基板の内部に不純物拡散層を埋め込んでおくものである。即ち、シリコン基板100の内部に $1 \times 10^{19} \text{ cm}^{-3}$ 程度以上の濃度を有するN型ドーパントの拡散層105を形成したのち（同図（a））、表面よりトレンチ106を拡散層105まで形成し（同図（b））、これを $\text{HF} : \text{H}_2\text{NO}_3 : \text{CH}_3\text{COOH} = 1 : 3 : 8$ の容積比に混合したエッチング液に浸すと拡散層105が他のシリコン基板100部分に比べて非常に大なる速度比をもってエッチングされ、シリコン基板100領域から空間分離された所定領域107が形成される（同図（c））。

## 【0006】

【発明が解決しようとする課題】 上記第1の方法においては、絶縁分離された島の断面形状が三角形に限定されてしまう。また異方性エッチングを行なうためにトレンチの間隔が決定されるとトレンチ深さは自動的に決定されてしまう。このため厳密な工程管理が要求される。さらに実際には菱形の空洞を何らかの材料を用いて埋め込まねばならないが、埋め込み性を向上させるにはトレンチ開口幅を広くしたいが異方性エッチングの特性上トレンチ開口幅の拡大は島の間隔を広くとることになり、これは半導体装置の微細化を妨げるという問題点がある。また異方性エッチングに用いるKOH系、エチレンジアミン系は試薬中にNaが分離できずに少なからず残留しており、これがシリコン基板に拡散してMOSデバイスにおいては特に強い特性劣化をもたらすことが広く知られている。

【0007】 また第2の方法においては、シリコン基板の内部に深く高濃度の拡散層を形成する方法が、①基板上に拡散層を形成した後エピタキシャル層を形成する方法、②第1のシリコン基板上に拡散層を形成した後、その基板表面に第2のシリコン基板を貼り合わせアニールにより接着して第2のシリコン基板を所定の厚さまで減じる方法、の2種しか実用になるものがなく、この何れもコストパフォーマンスが劣るという問題点がある。この点では前記のSOIウェハも高価であり現在では安価で市場に量産供給される段階にはない。

【0008】 本発明は、このような従来の問題点に着目してなされたもので、半導体装置の微細化に適した分離構造を、簡略化された工程でかつ条件管理が極めて容易なエッチングにより製造することができる半導体装置の製造方法を提供することを目的とする。

## 【0009】

【課題を解決するための手段】 上記課題を解決するために、請求項1記載の発明は、シリコン基板の主面上に、当該シリコン基板の所定領域の周囲部に対応した部分に開口部が開けられたエッチングマスクを形成する工程と、少なくとも水素化臭素、三弗化窒素及び酸素の混合ガスを用いたリアクティブイオンエッチングにより前記

3

開口部からエッチング部側壁にシリコン酸化膜を形成しつつ前記シリコン基板をエッチングしてトレンチを形成する工程と、三弗化窒素ガス又は三弗化窒素にヘリウムもしくはアルゴンを添加した混合ガスの何れかを用い、高周波電力印加により非平衡グロー放電が生じる範囲の圧力に保って前記トレンチ底部から前記シリコン基板を等方的にエッチングし、前記所定領域の下部を前記シリコン基板領域から空間分離する工程とを有することを要旨とする。

【0010】請求項2記載の発明は、上記請求項1記載の半導体装置の製造方法において、前記所定領域は素子領域であり、前記トレンチ及び該トレンチに連通する前記空間分離領域に絶縁物を埋め込んで前記素子領域を前記シリコン基板領域から絶縁分離することを要旨とする。

【0011】

【作用】請求項1記載の発明においては、水素化臭素、三弗化窒素及び酸素の混合ガスを用いたアクティブイオンエッチングにより所定領域の周囲部にトレンチを形成する際、トレンチの側壁にシリコン酸化膜が形成される。引き続いての三弗化窒素ガス又は三弗化窒素にヘリウムもしくはアルゴンを添加した混合ガスの何れかを用いたエッチングの際、上記のシリコン酸化膜がトレンチ側壁に対するエッチング保護膜となってトレンチの底部のみに等方的なエッチングが進行し、所定領域の下部がシリコン基板領域から空間分離される。これにより、エッチング条件の管理が容易なドライプロセスで連続的なエッチング処理が可能となることと相まって工程が簡略化される。また所定領域の寸法に比例したトレンチ及びその下部の空間分離エッチングを行えばよいことから半導体装置の微細化に適した分離構造を実現することが可能となる。

【0012】請求項2記載の発明においては、トレンチ及びそのトレンチに連通する空間分離領域に絶縁物を埋め込んで素子領域をシリコン基板領域から絶縁分離することにより、シリコン基板領域から誘電体分離され、かつ微細化に適した素子領域の形成が可能となる。

【0013】

【実施例】以下、本発明の実施例を図面を参照して説明する。

【0014】図1ないし図10は、本発明の第1実施例を示す図である。本実施例は、図1に示すSOI構造の電界効果トランジスタの製造方法に適用されている。図1は上面図であり、半導体基板であるシリコン基板の一主面上にエッチングマスクとして使用されたフォスフォシリケートガラス(PSG)2が形成されている。シリコン基板は、所定領域である素子領域5の周囲部及び下部がくりぬかれ絶縁物4で埋め戻されて素子領域5がシリコン基板領域から絶縁分離されている。素子領域5には、後述するように、ソース領域、ドレイン領域及びゲ

4

ート電極が形成されて電界効果トランジスタが形成されている。6はソース配線、7はゲート配線、8はドレイン配線である。このような構造の半導体装置の製造方法を図2ないし図10を用いて説明する。シリコン基板1を酸化し、表面に20nmの厚さのシリコン酸化膜を形成し、直ちに多結晶シリコンを300nm蒸着して図2に示すようにパターンニングすることによりゲート電極9を形成し、さらにイオン注入法によりドーパントを導入してソース領域10及びドレイン領域11を形成する。その後、上記処理を施したシリコン基板1の一主面上にエッチングマスクとなるPSG2を化学気相成長法(CVD法)により700nm程度の厚さに形成しフォトリソグラフィ及びエッチングにより、図3に示すように、素子領域5の両側部に開口部12を開けてシリコン基板1を露出させる。次にエッチングガスとして水素化臭素HBr、三弗化窒素NF<sub>3</sub>、酸素O<sub>2</sub>及びヘリウムHeの混合ガスを用いたりアクティブイオンエッチング法によりシリコン基板1を開口部12からエッチングする。HBr、NF<sub>3</sub>、O<sub>2</sub>、Heの混合比及び流量は開口部12の総面積により決定され、例として開口部12の総面積が5インチ径のシリコン基板1の2%であった場合はHBr:25sccm、NF<sub>3</sub>:5sccm、O<sub>2</sub>:2.1sccm、He:4.9sccmとしてエッチング圧力130mTorrに保ったまま13.56MHzの高周波電力を400W印加すると約140秒で深さ2μmのトレンチ13が図4の断面図に示すように形成される。このときトレンチ13の側壁にはエッチング時に発生する反応生成物としてシリコン酸化膜14が形成され、トレンチ13の底部はシリコンが露出した状態となる。続いて上記のエッチングガスを排気し、NF<sub>3</sub>ガスを20sccm導入し、エッチング装置内圧力を40mTorrに制御して高周波電力を200W印加すると図5のようにトレンチ13底部から等方的にシリコン基板1がエッチングされて幾分四角くつぶれた球状の空間15が形成されていき、半径が約0.2μm/minのレートをもって拡大する。このときトレンチ13底部付近のトレンチ13側壁のシリコン酸化膜14は僅かづつ消費されるが無視することが可能な量である。そして他の側壁部分はシリコン酸化膜14により保護される。素子領域5の幅が2μmの場合HF<sub>3</sub>のみによるエッチング5分で素子領域5の両側のトレンチ13がつながり、素子領域5はシリコン基板1から分離される。その後両トレンチ13及び空間15をテトラエトキシシラン(TEOS)及びオゾン(O<sub>3</sub>)を用いた反応によるシリコン酸化物4で埋め込む。この埋め込みに先だってトレンチ13及び空間15の表面を薄く酸化すると鋭角な先端部が酸化物となって素子領域5のトランジスタとシリコン基板1との絶縁性がさらに向上する。埋め込み後、表面をCF<sub>4</sub>+H<sub>2</sub>ガスを用いたプラズマエッチング等広く一般に知られるシリコン酸化膜エッチングや希釈HFに

5

よる湿式エッチングによりエッチバックし図 6 に示す形状とする。次いで図 7 に示すように、素子領域 5 の図における上下に対応した PSG 2 の部分に前記と同様に開口部 17 を開けてシリコン基板 1 を露出させる。続いて前記と同様の方法により 2 回目のトレンチ 18 を図 8 に示すように形成し、また前記と同様の方法により空間 19 を図 9 に示すように形成する。以上、トレンチ 13、18 のエッチング条件は上記の条件に限定されるものではなく、圧力、印加電力等、必要に応じて変更されて然るべきものであるが、エッチングガスの組み合わせは上記の組み合わせとする必要がある。また空間 15、19 の形成におけるエッチング条件は、エッチングガスとして  $\text{NF}_3$  の他に  $\text{He}$ 、 $\text{Ar}$  等 8 族の不活性ガスを添加してもよく、圧力は非平衡グロー放電が維持される圧力であればよく、また磁界を印加してもよい。印加電力密度は  $1.6 \text{ W/cm}^2$  程度以下がトレンチ側壁の酸化膜 14 保護においては好ましい。上記の工程後、図 10 に示すように、前記と同様にしてトレンチ 18 及び空間 19 をシリコン酸化物 4 で埋め込むと素子領域 5 がシリコン基板 1 から誘電体分離された SOI 構造が形成される。その後トランジスタの各領域に金属配線を接続する。

【0015】図 11 には、本発明の第 2 実施例を示す。本実施例は、振動ジャイロ型加速度センサや容量型加速度センサに用いることができる基本構造の製造方法に適用されている。本実施例では、分離溝 20 の端部からはみださないシリコン基板領域に拡散層 21 を形成しておき、第 1 実施例と同様にしてトレンチ 22 及び空間 23 を形成することにより片持梁 24 を形成し、拡散層 21 と電気的に接続して外部に取り出すことにより、容量型加速度センサ等を構成する。 $\text{NF}_3$  ガスによるシリコンの等方性エッチングでは、先立って行なったトレンチエッチングにおいて形成された構造の各構成面の突き合わせ部分の鋭角を丸める効果があり、ドライエッチングにおいても梁 24 の強度を向上させることができる。

【0016】以上の各実施例において、素子領域 5 部分の寸法及び梁 24 の寸法（特に幅）が小さいほどトレンチ及びとりわけその後の  $\text{NF}_3$  ガスを用いた追加エッチングによる空間のエッチング量を小さくすることができるため微細化した半導体装置の製造に特に有効である。

【0017】

【発明の効果】以上説明したように、請求項 1 記載の発明によれば、シリコン基板の主面上に、当該シリコン基板の所定領域の周囲部に対応した部分に開口部が開けられたエッチングマスクを形成する工程と、少なくとも水素化臭素、三弗化窒素及び酸素の混合ガスを用いたリアクティブイオンエッチングにより前記開口部からエッチング部側壁にシリコン酸化膜を形成しつつ前記シリコン基板をエッチングしてトレンチを形成する工程と、三弗化窒素ガス又は三弗化窒素にヘリウムもしくはアルゴンを添加した混合ガスの何れかを用い、高周波電力印加に

6

より非平衡グロー放電が生じる範囲の圧力に保って前記トレンチ底部から前記シリコン基板を等方的にエッチングし、前記所定領域の下部を前記シリコン基板領域から空間分離する工程とを具備させたため、トレンチ底部のエッチングの際、先のトレンチエッチングのときにトレンチ側壁に形成されたシリコン酸化膜がトレンチ側壁に対するエッチング保護膜となってトレンチの底部のみに等方的にエッチングを進行させ、所定領域の下部をシリコン基板領域から適切に空間分離することができる。これにより、 $\text{Na}$  による汚染をまねくことなくエッチング条件の管理が容易なドライプロセスで連続的なエッチング処理が可能なことも相まって工程を簡略化することができ高価な SOI ウェハを用いる必要もない。また所定領域の寸法に比例したトレンチ及びその下部の空間分離エッチングを行えばよいことから半導体装置の微細化に適した分離構造を実現することができる。

【0018】請求項 2 記載の発明によれば、前記所定領域は素子領域であり、前記トレンチ及び該トレンチに連通する前記空間分離領域に絶縁物を埋め込んで前記素子領域を前記シリコン基板領域から絶縁分離するようにしたため、シリコン基板領域から誘電体分離され、かつ微細化に適した素子領域構造を形成することができる。

【図面の簡単な説明】

【図 1】本発明に係る半導体装置の製造方法の第 1 実施例で製造された電界効果トランジスタの絶縁分離構造を示す平面図である。

【図 2】上記第 1 実施例において素子領域内にゲート電極を形成した状態を示す図である。

【図 3】上記第 1 実施例においてシリコン基板の主面上にトレンチ形成部が開口されたエッチングマスクを形成した状態を示す平面図である。

【図 4】上記第 1 実施例においてトレンチを形成した状態を示す断面図である。

【図 5】上記第 1 実施例においてトレンチの底部を等方的にエッチングして球状の空間を形成した状態を示す図である。

【図 6】上記第 1 実施例においてトレンチ及びその下部の空間をシリコン酸化物で埋め込んだ状態を示す図である。

【図 7】上記第 1 実施例において素子領域の上下に対応した PSG に開口部を開けた状態を示す図である。

【図 8】上記第 1 実施例において 2 回目のトレンチを形成した状態を示す図である。

【図 9】上記第 1 実施例において 2 回目のトレンチの底部を等方的にエッチングして素子領域の下部をシリコン基板領域から分離した状態を示す図である。

【図 10】上記第 1 実施例において 2 回目のトレンチ及び空間をシリコン酸化物で埋め込んで素子領域をシリコン基板領域から誘電体分離した状態を示す図である。

【図 11】本発明の第 2 実施例で製造された容量型加速

7

8

度センサ等の基体構造を示す斜視図である。

【図12】半導体装置の製造方法の第1の従来例を示す工程図である。

【図13】第2の従来例を示す工程図である。

【符号の説明】

1 シリコン基板

2 エッチングマスクとなるPSG

\* 4 シリコン酸化物（絶縁物）

5 素子領域

12, 17 開口部

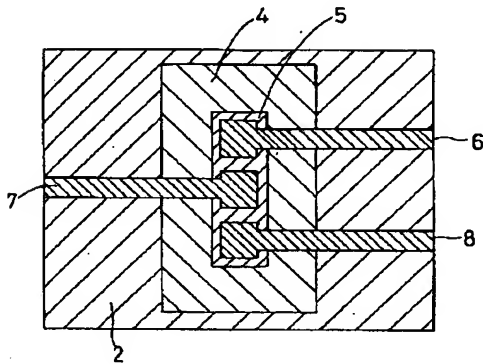
13, 18, 22 トレンチ

14 側壁のシリコン酸化膜

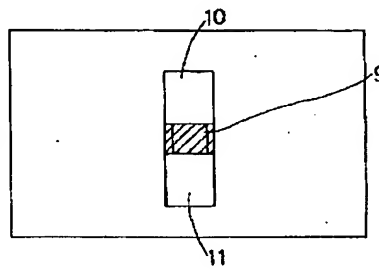
15, 19 球状の空間

\*

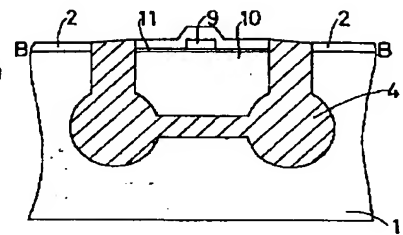
【図1】



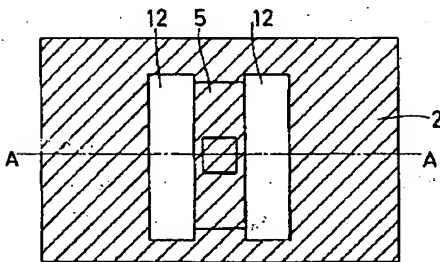
【図2】



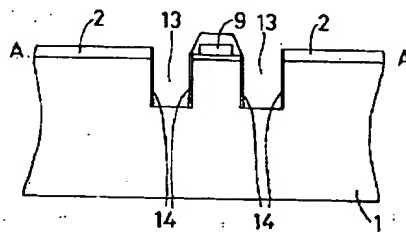
【図10】



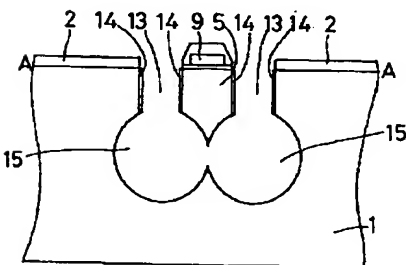
【図3】



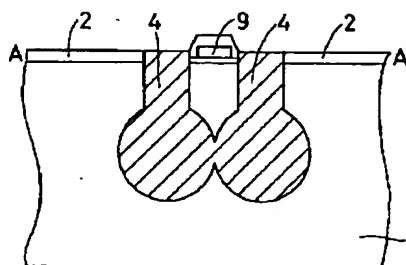
【図4】



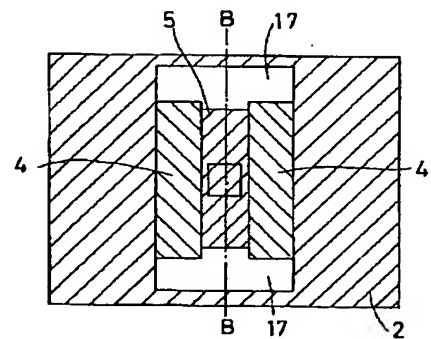
【図5】



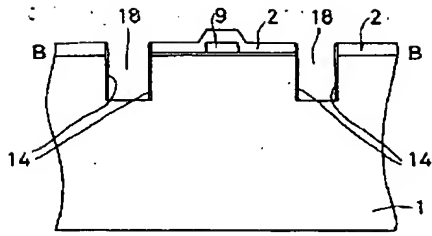
【図6】



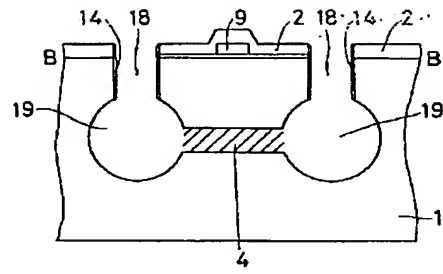
【図7】



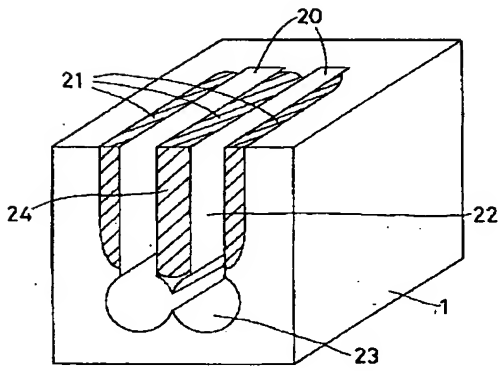
【図 8】



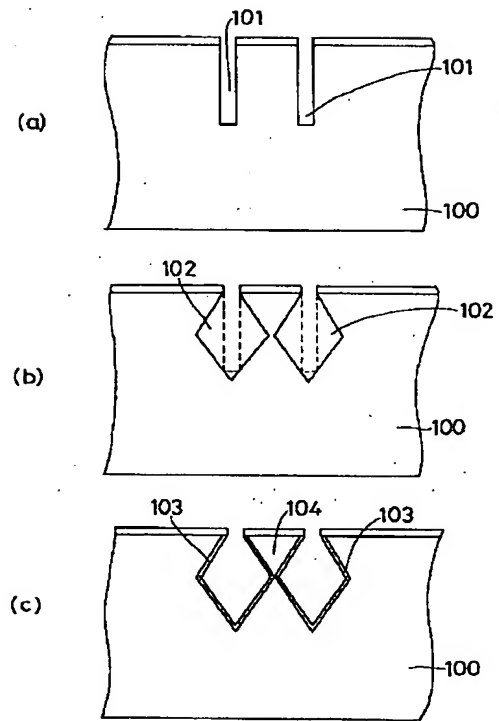
【図 9】



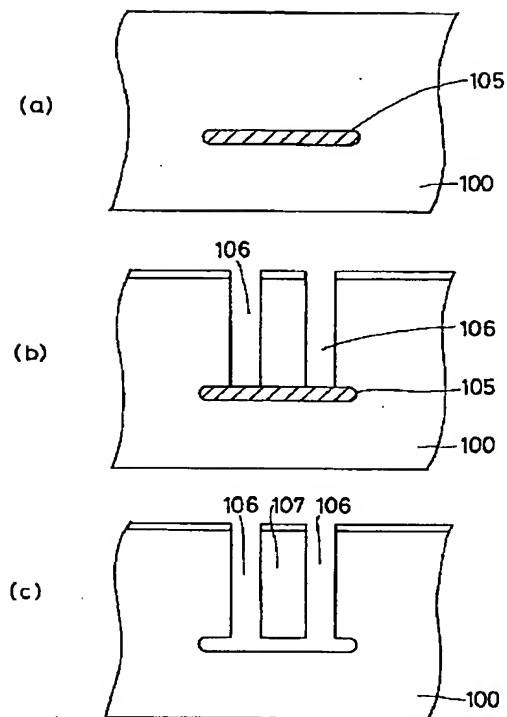
【図 11】



【図 12】



【図 13】



フロントページの続き

(51) Int. Cl. 6

H 0 1 L 29/84

// G 0 1 C 19/56

識別記号

庁内整理番号

F I

H 0 1 L 21/302

21/76

技術表示箇所

J

A